

Circuits Programmables



Antoine Ferreira
INSA Centre Val de Loire

E-Mail: antoine.ferreira@insa-cvl.fr

Programme détaillé

◆ **Semaine 1: Introduction**

- **Prix vs. performance**
- **Niveaux de conception**

◆ **Semaine 2: Arithmétique I**

- **Eléments de calcul**
- **Addition et soustraction**

◆ **Semaine 3: Arithmétique II**

- **Multiplication et division**
- **Unité de traitement**

◆ **Semaine 4: Machines Programmables**

- **Machines séquentielles**
- **Graphes, tables, analyse**

◆ **Semaine 5: Circuits programmables**

- **PLD, EPLD, XLINX**
- **Programmation**

◆ **Semaine 6-7: Carte à Microprocesseur**

- **Analyse fonctionnelle**
- **Décodage d'adresse**

Chapitre 1

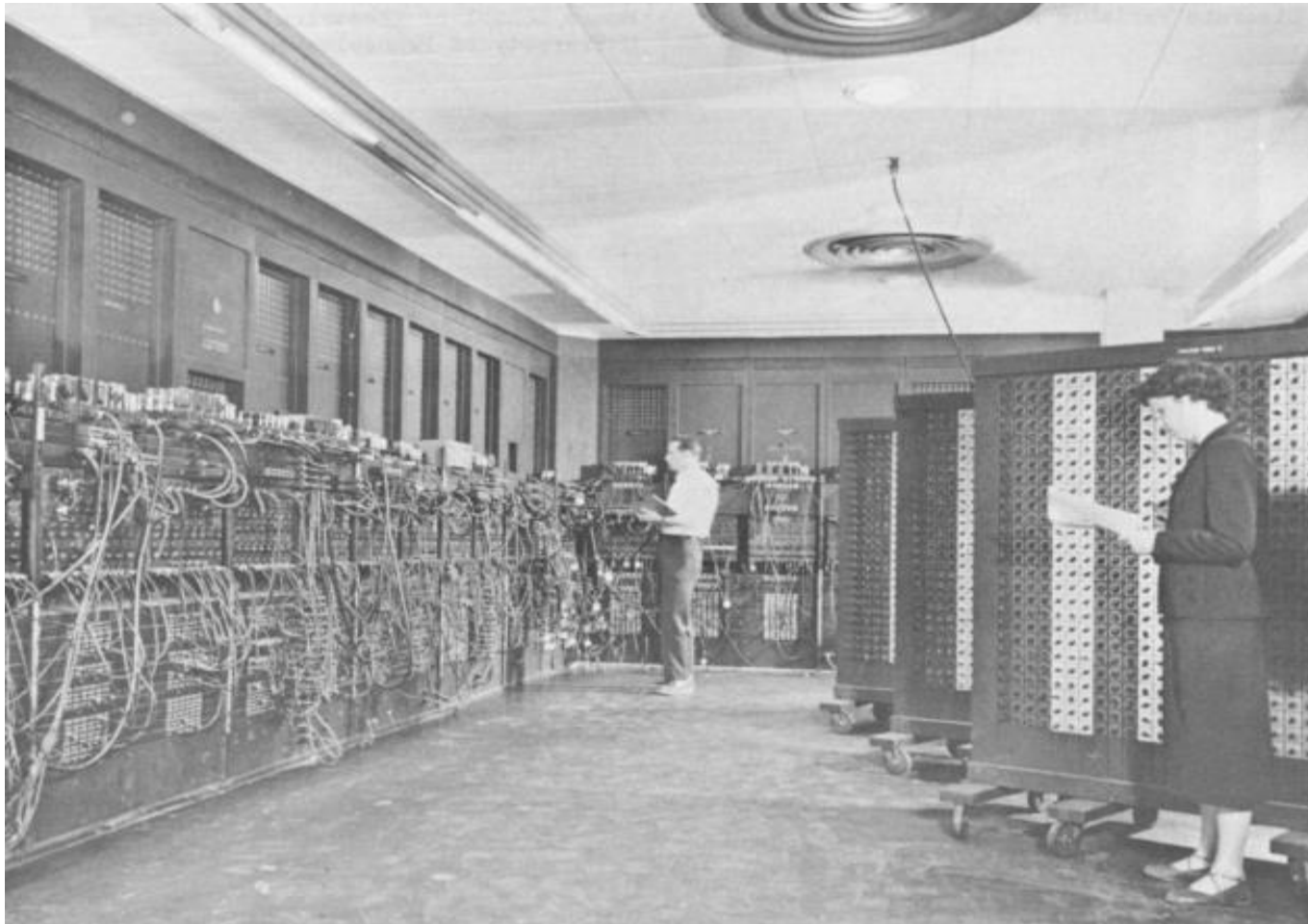
Introduction

Génération

	Dates	Technologie	Produits
1	1950-1959	Tubes à vide	Ordinateurs électroniques
2	1960-1968	Transistors	Ordinateurs commerciaux
3	1969-1977	Circuits intégrés	Miniordinateurs
4	1978-2020	VLSI	PC et stations de travail
5		????	????

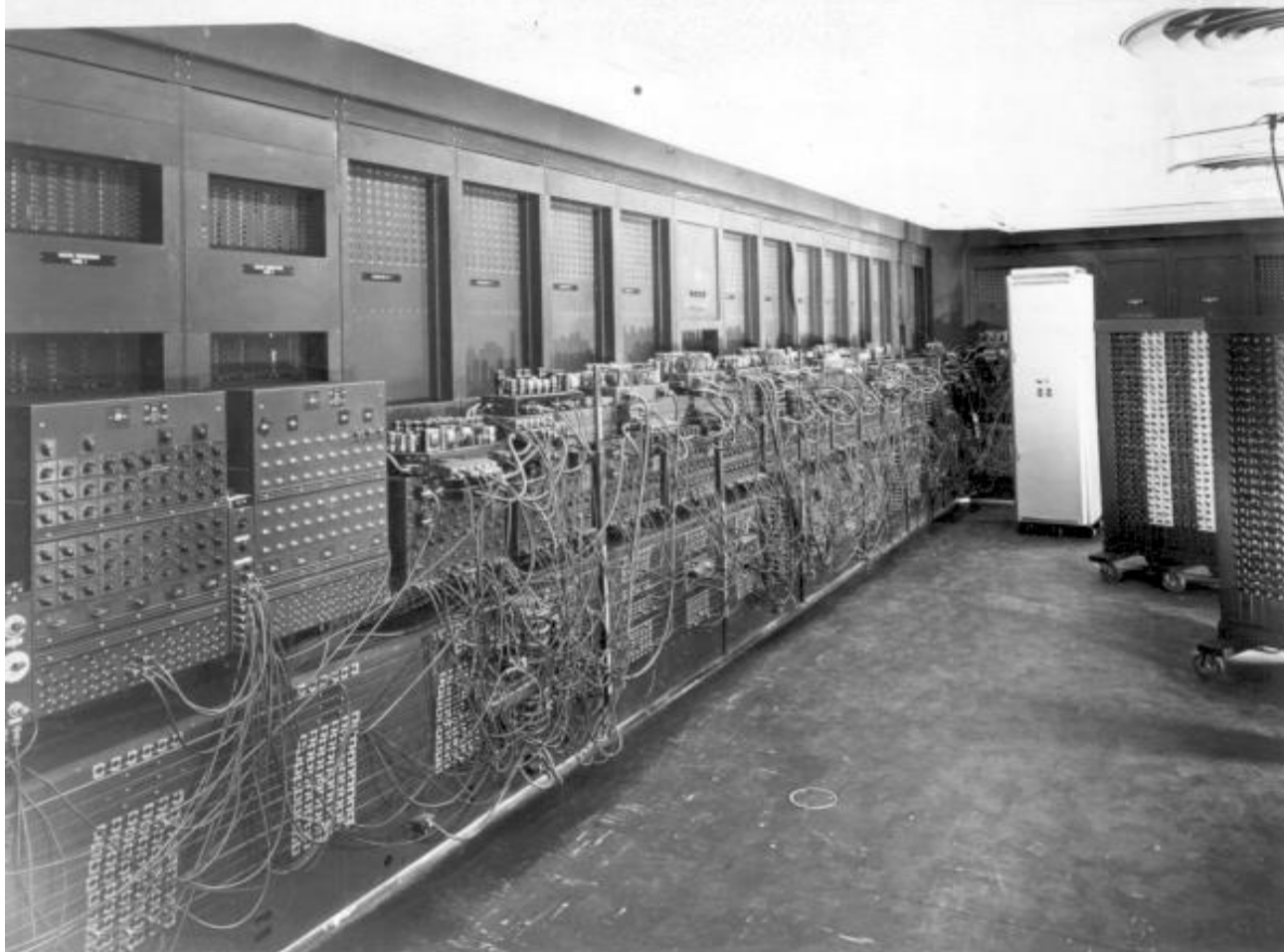
Premiers ordinateurs ...

ENIAC pesait 30 tonnes.



Premiers ordinateurs ...

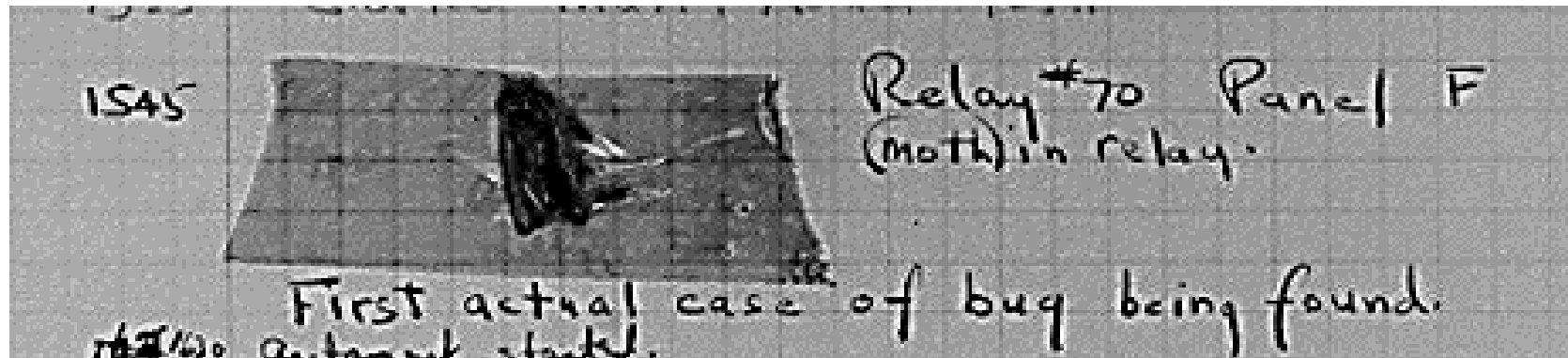
Elle consommait 200 kilowatts quand elle était en marche.



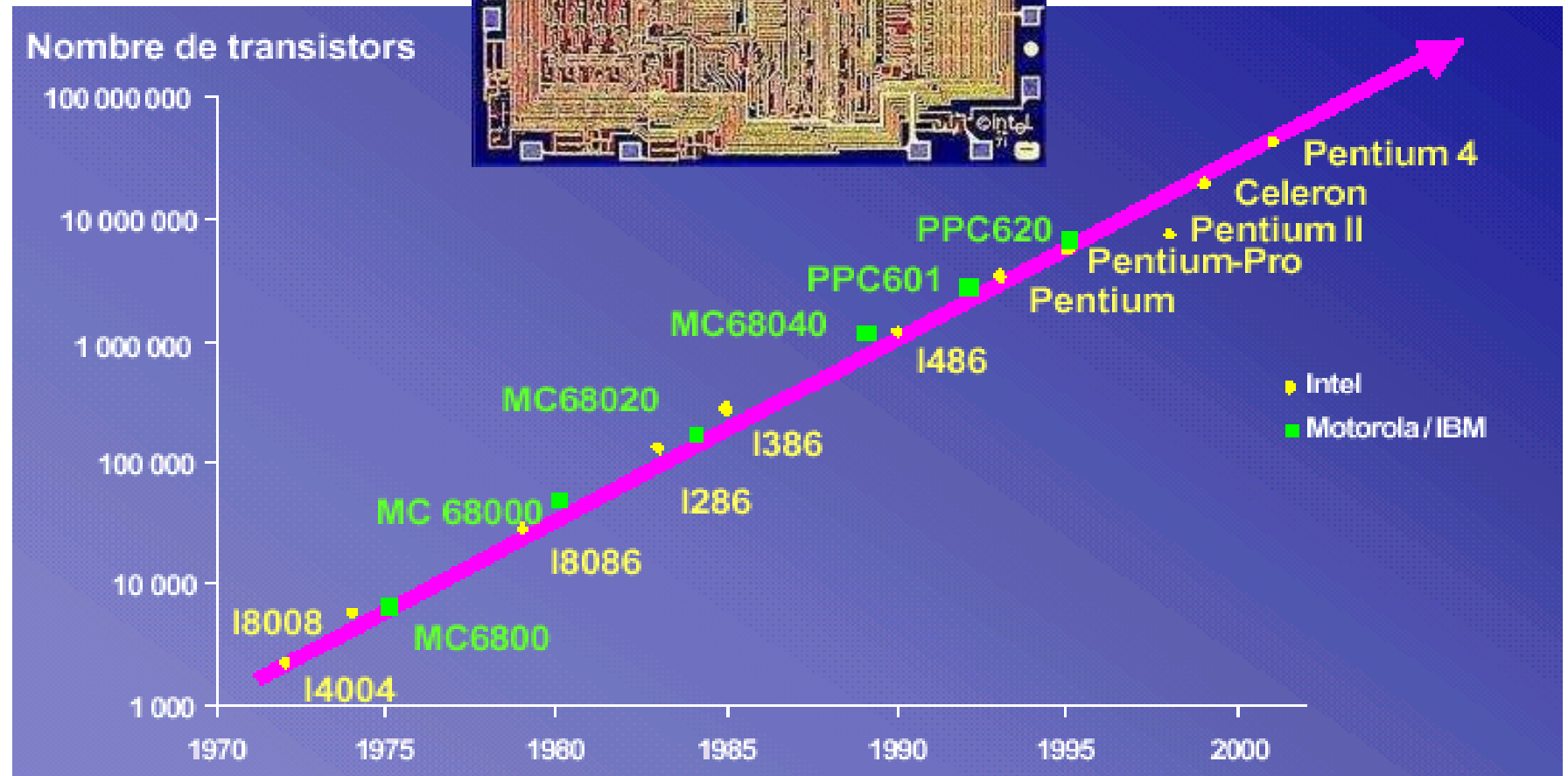
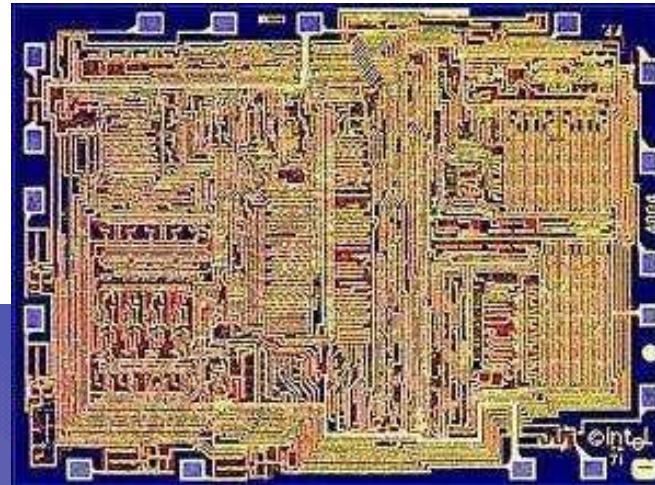
Premiers ordinateurs ...

Premier bug répertorié - 1945

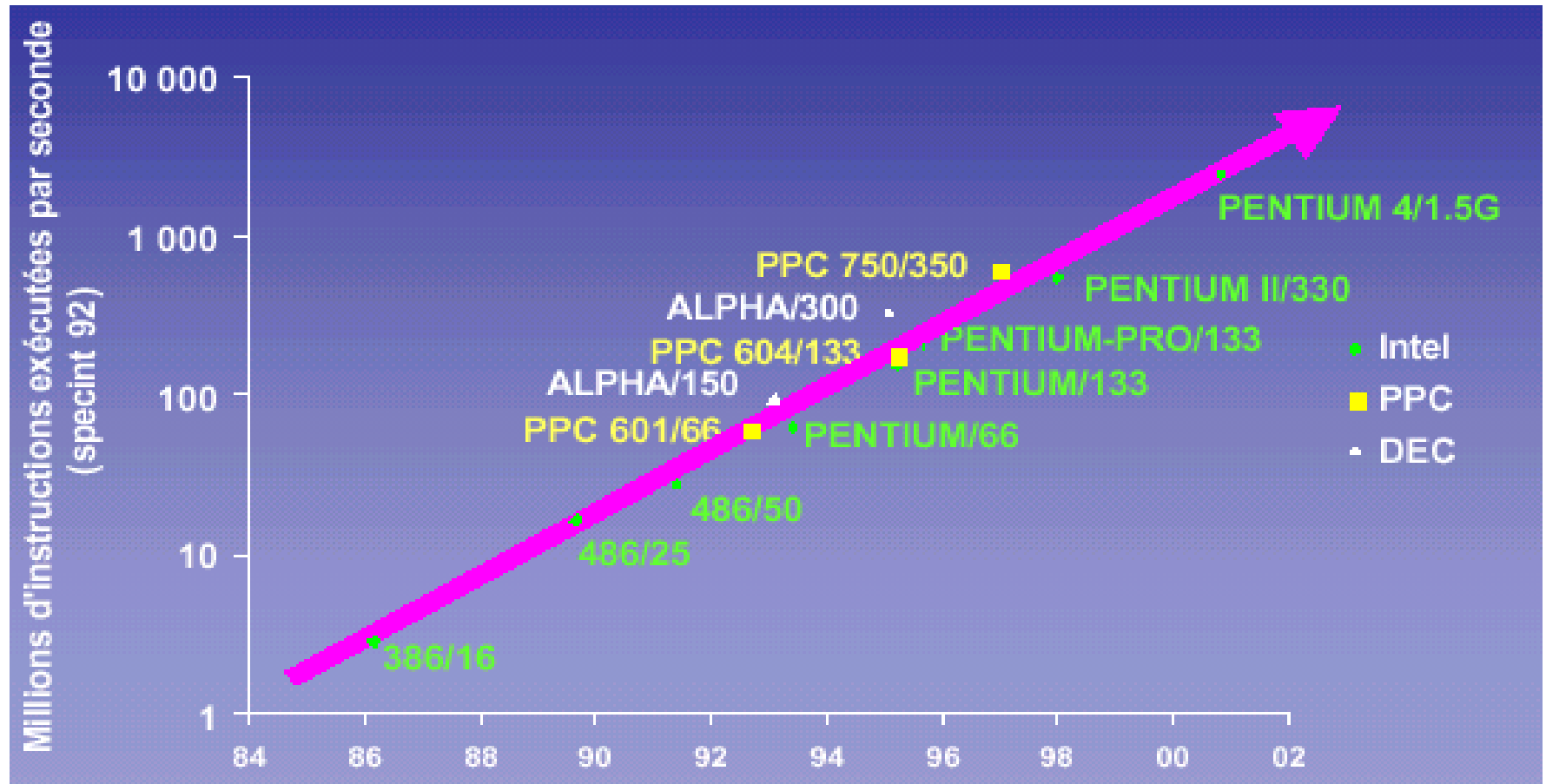
[15h45 - relais n°70, panneau F, mite dans le relais]



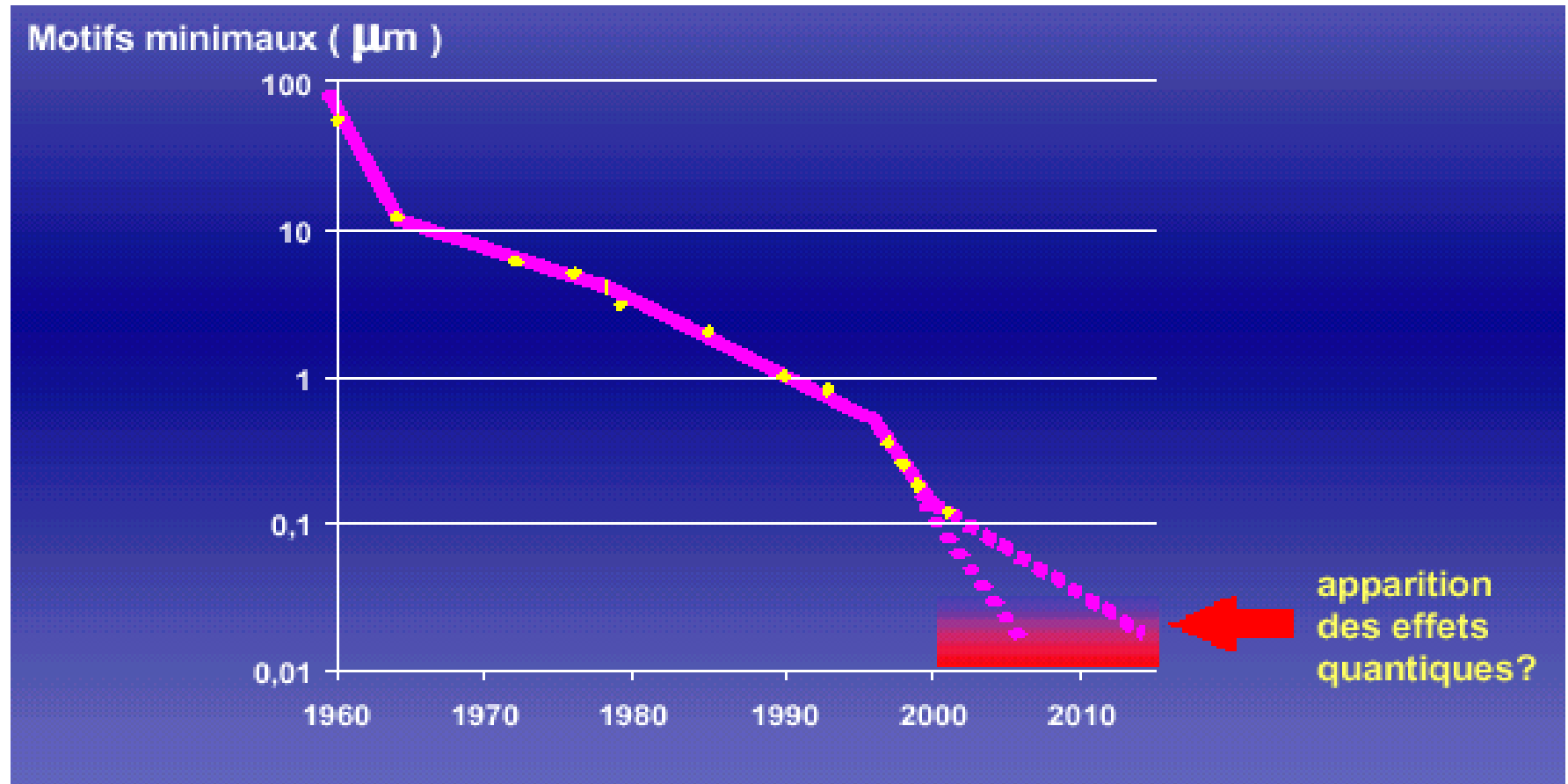
Évolution de la complexité



Évolution de la puissance



Évolution de la technologie



Performance

◆ Temps d'exécution et bande passante

$$\text{Performance} = \frac{1}{\text{Temps d'exécution}}$$

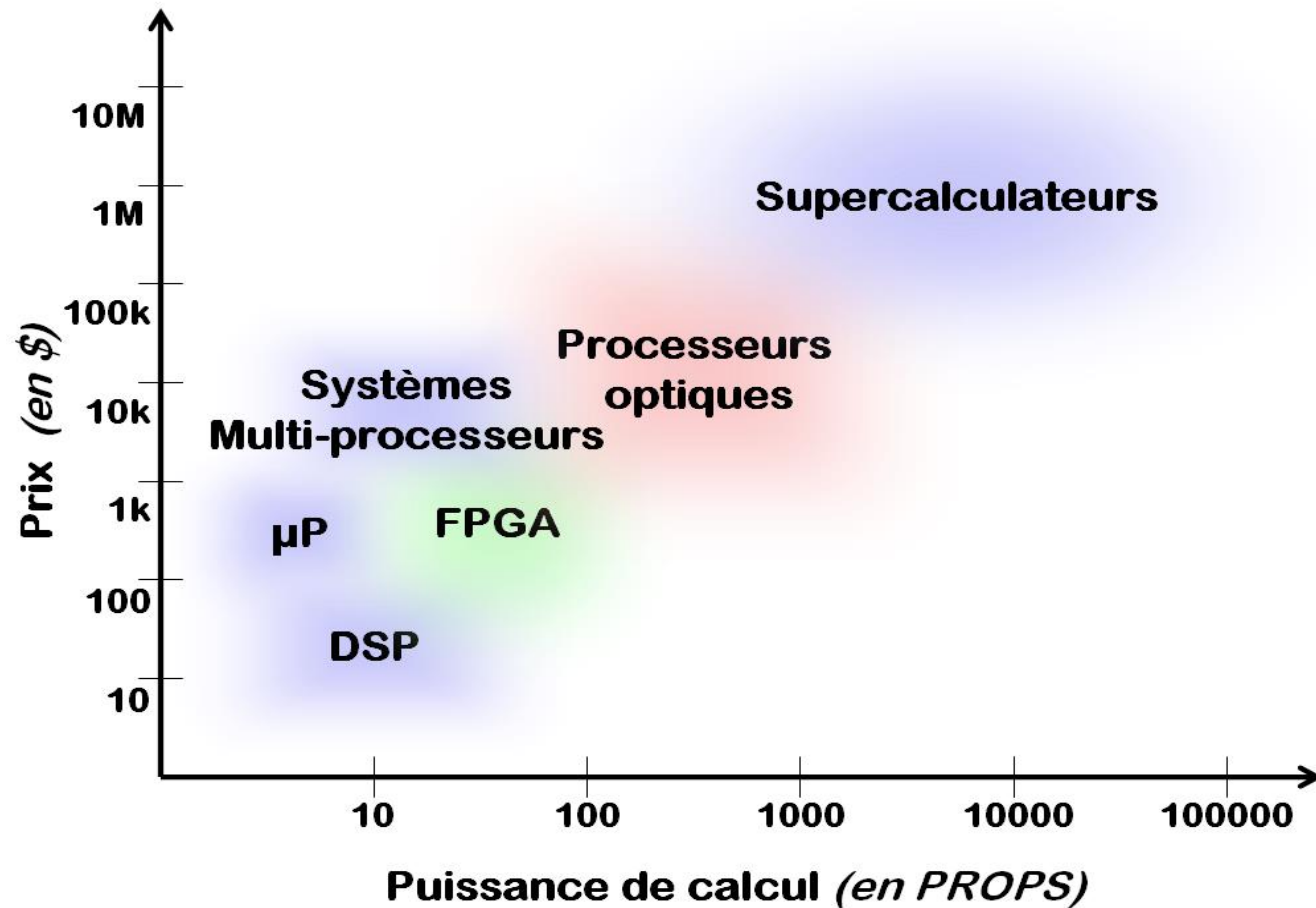
◆ Coups d'horloge et instructions

$$\text{Temps d'exécution (CPU)} = \frac{\# \text{ coups d'horloge pour le programme}}{\text{Fréquence d'horloge}}$$

$$\# \text{ coups d'horloge pour le programme} = \# \text{ instructions} \times \# \text{ coups d'horloge } \mathbf{moyen} \text{ par instruction}$$

Puissance de Calcul

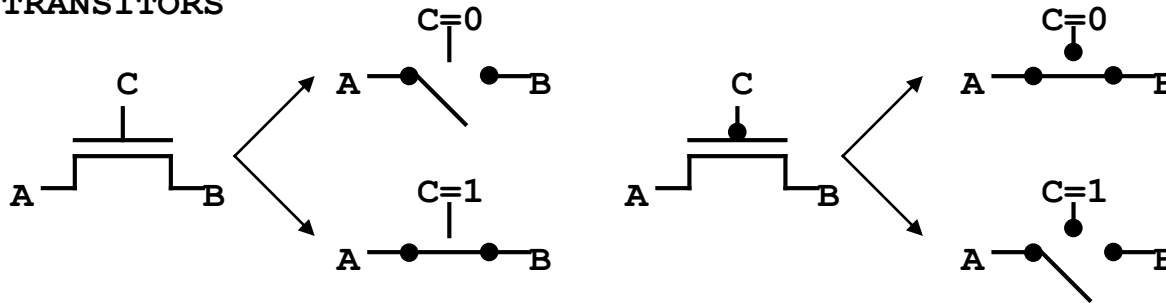
Facteur de mérite



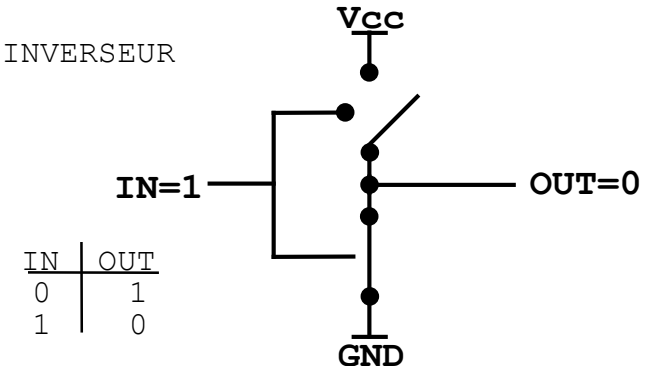
Codage binaire

Dans les systèmes numériques, toute information est codée en binaire

TRANSISTORS



INVERSEUR



Codage en base 2:

$$N = p_n 2^n + \dots + p_2 2^2 + p_1 2^1 + p_0 2^0$$

par exemple:

$$10110 = 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 = 16 + 4 + 2 = 22$$

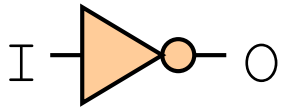
mais aussi:

$$10110 = \text{add R1, R2}$$

Logique combinatoire I

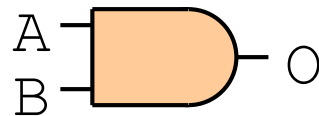
◆ Portes logiques

INVERTER



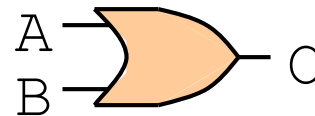
I	O
1	0
0	1

2-INPUT AND GATE



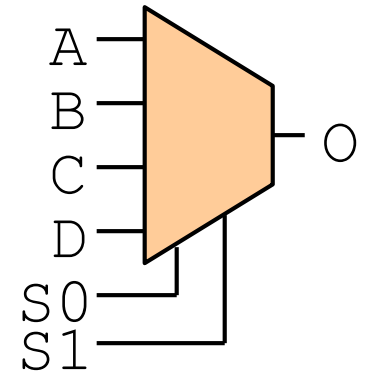
A	B	O
0	0	0
0	1	0
1	0	0
1	1	1

2-INPUT OR GATE



A	B	O
0	0	0
0	1	1
1	0	1
1	1	1

4-INPUT MULTIPLEXER



S0	S1	O
0	0	A
0	1	B
1	0	C
1	1	D

◆ Algèbre booléenne

◆ Minimisation (tables de Karnaugh)

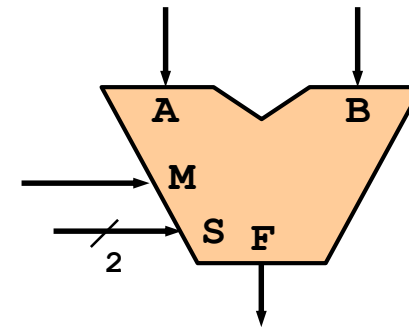
Logique combinatoire III

◆ Unité arithmétique et logique (ALU)

M	S1	S0	F
0	0	0	\bar{A}
0	0	1	$A \cdot B$
0	1	0	A
0	1	1	A+B
1	0	0	A-1
1	0	1	A+B
1	1	0	A-B
1	1	1	A+1

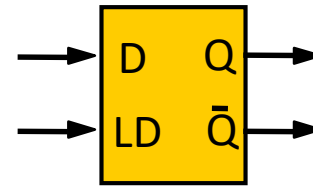
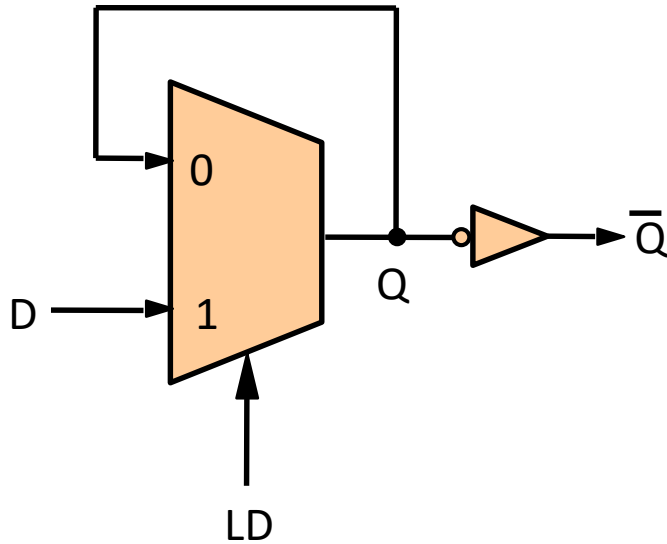
logique

arithmétique



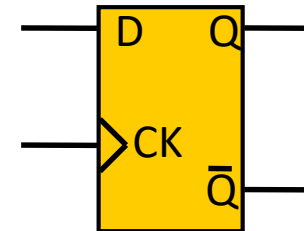
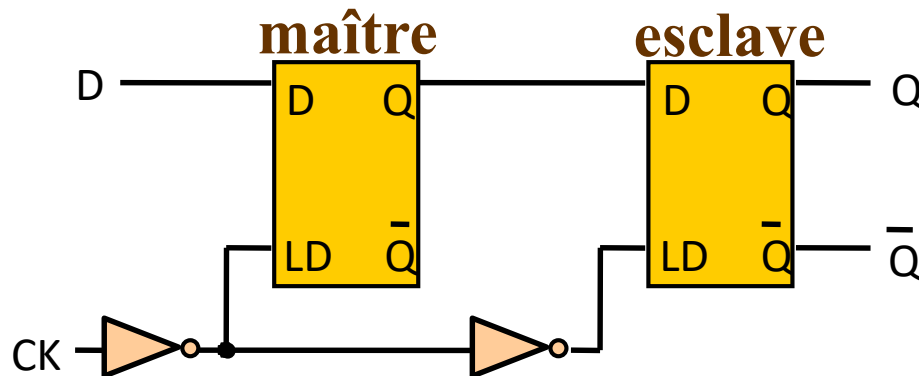
Logique séquentielle I

◆ Verrou (latch)



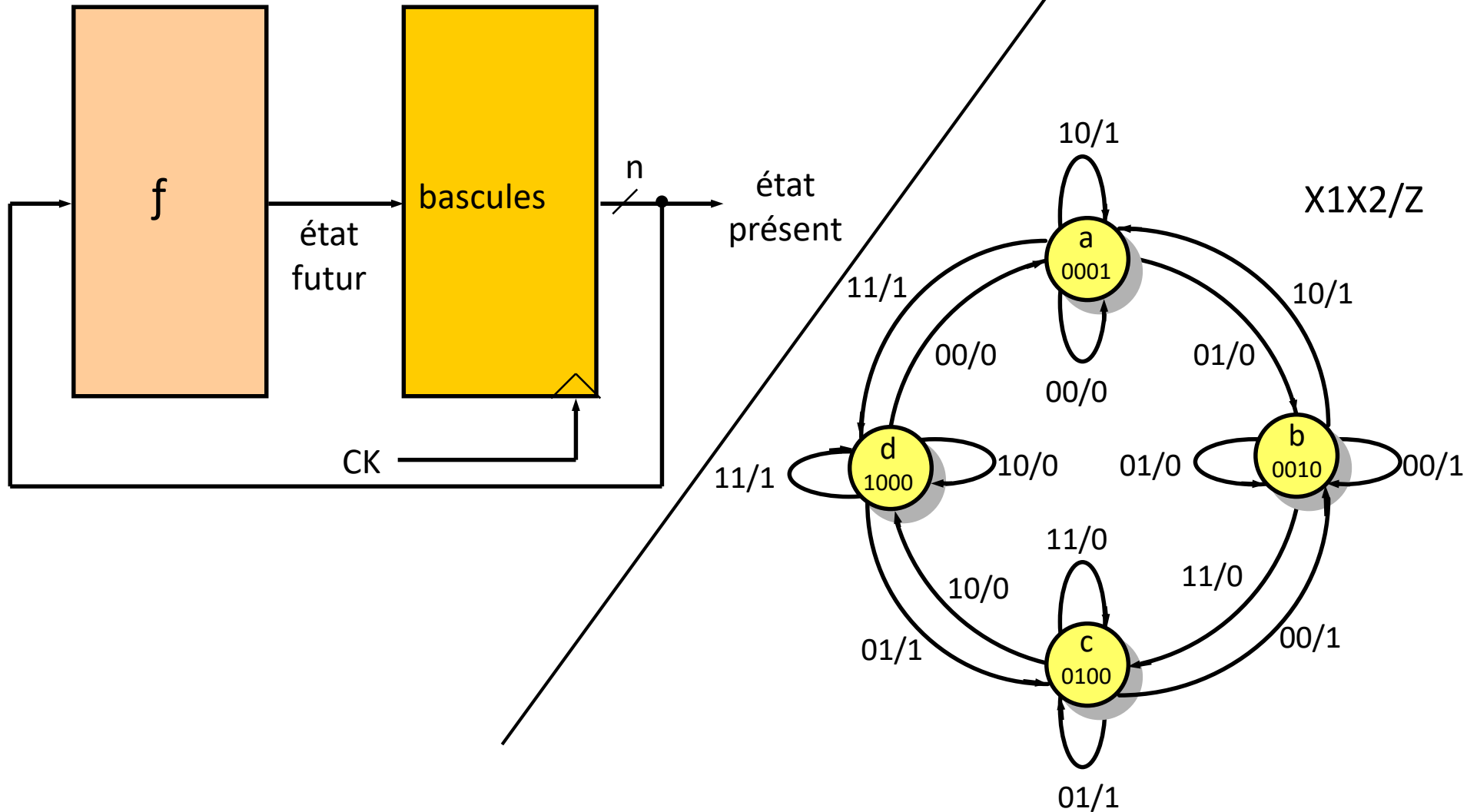
D: entrée d'excitation
LD: entrée de contrôle
Q: sortie ou état du latch

◆ Bascule (flip-flop)



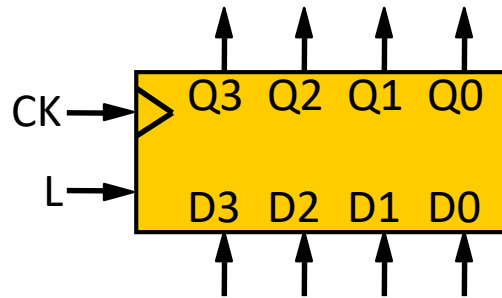
Logique séquentielle II

◆ Machine d'état

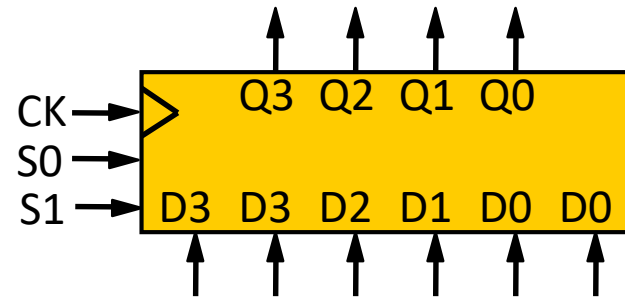


Logique séquentielle III

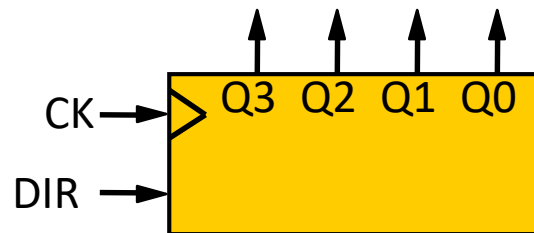
Registre



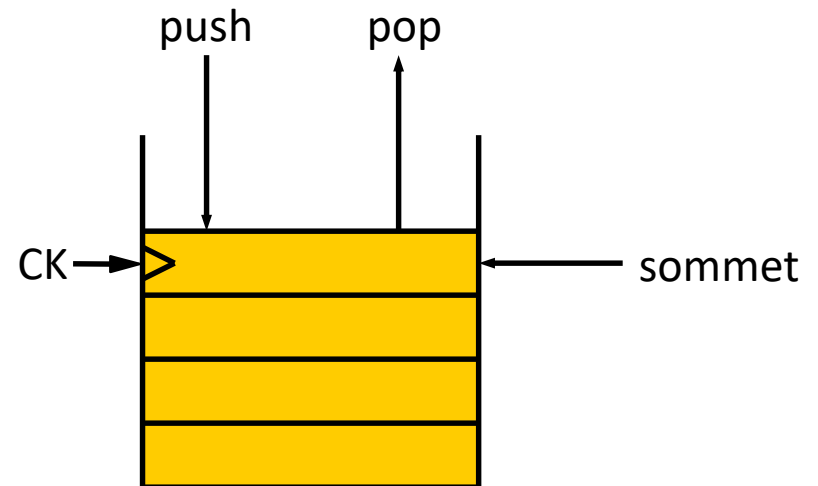
Registre à décalage



Compteur



Pile (stack)

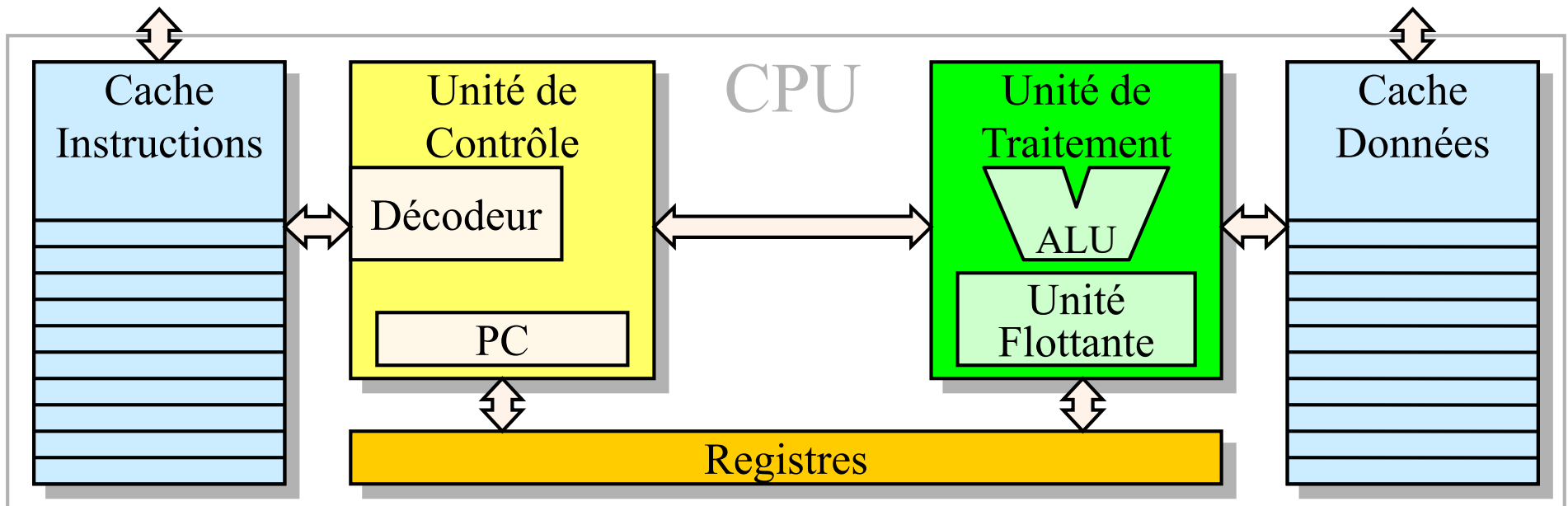


Niveau registre

- ◆ **Unité d'information: mot (2^N bits)**
- ◆ **Composants de base: multiplexeurs, décodeurs, additionneurs, ALUs, registres, registres à décalage, compteurs, etc.**
- ◆ **Pas de méthode formelle pour les optimisations et les simplifications.**
- ◆ **L'algèbre booléenne peut être adaptée, mais ne suffit pas (opérations numériques).**

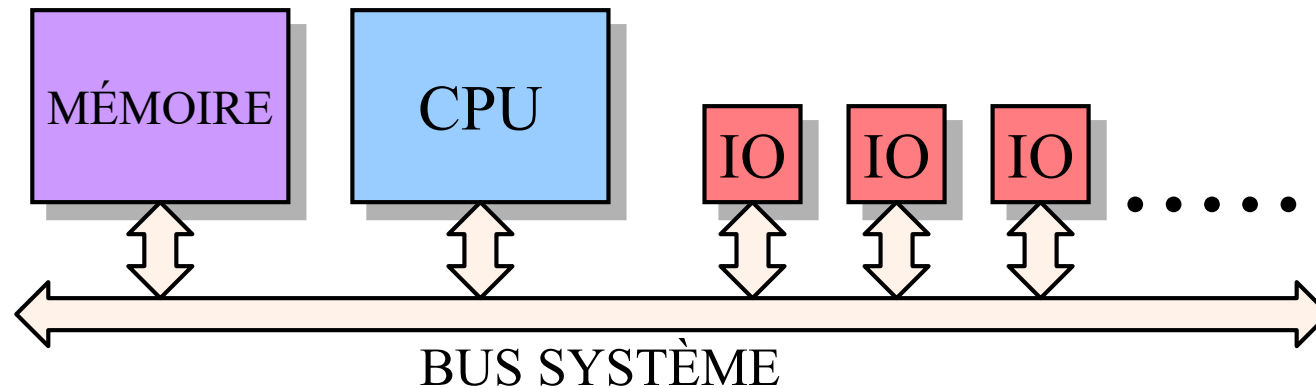
Niveau processeur (CPU)

- ◆ **Unités d'information: blocs d'instructions, blocs de données.**
- ◆ **Composants de base: mémoire cache, datapath, décodeur, bancs de registres, unité flottante.**



Niveau système

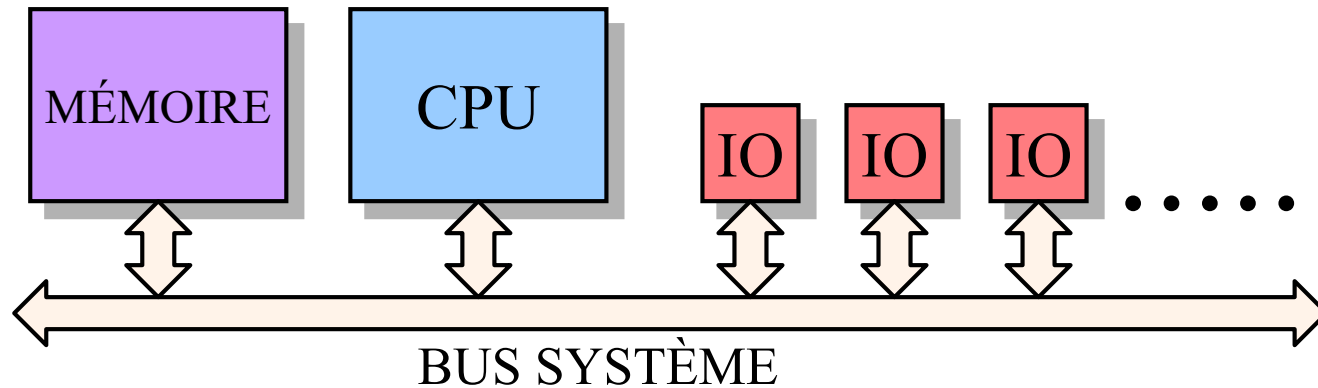
- ◆ **Unités d'information: programme, structures de données.**
- ◆ **Composants de base: mémoire, CPU, I/O, bus système**



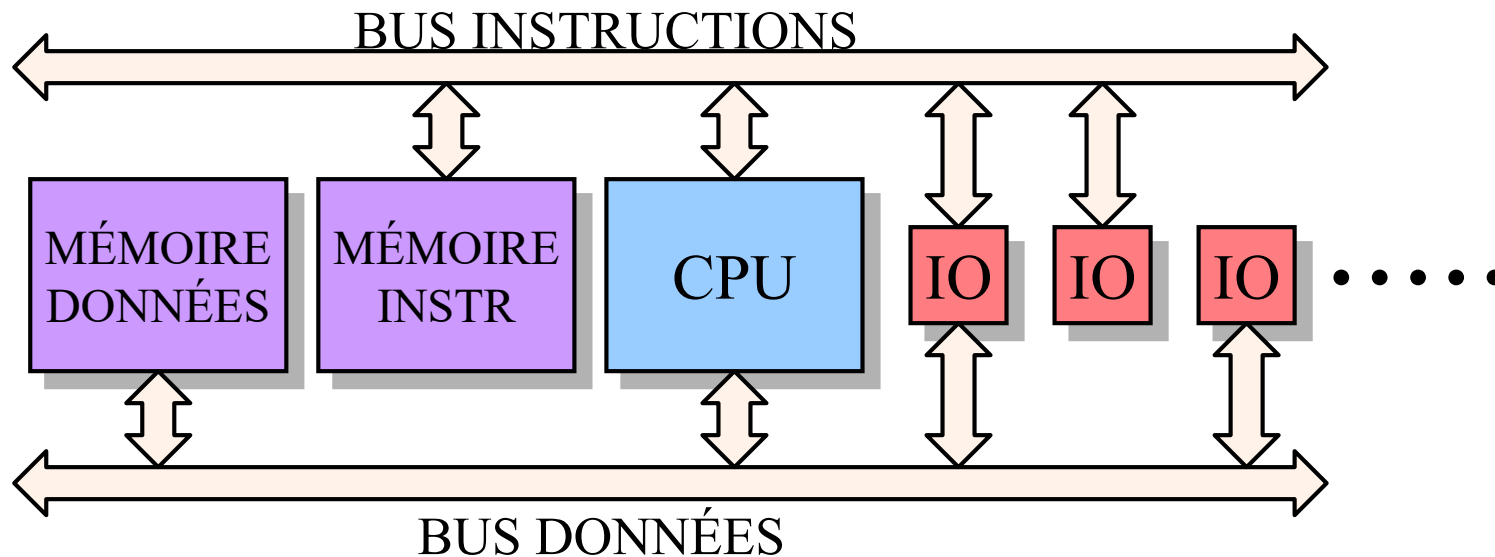
- ◆ **I/Os “standard”: cartes SCSI et/ou IDE, clavier, souris, haut-parleurs, etc.**
- ◆ **La vitesse du bus système devient le facteur prédominant pour la performance d'un ordinateur.**

Von Neumann vs. Harvard

◆ Von Neumann

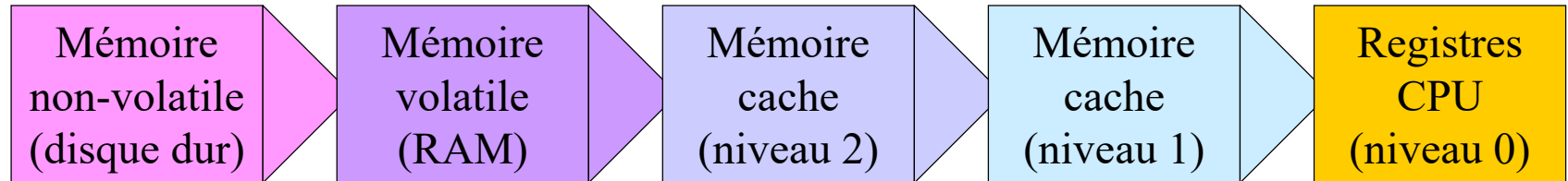


◆ Harvard

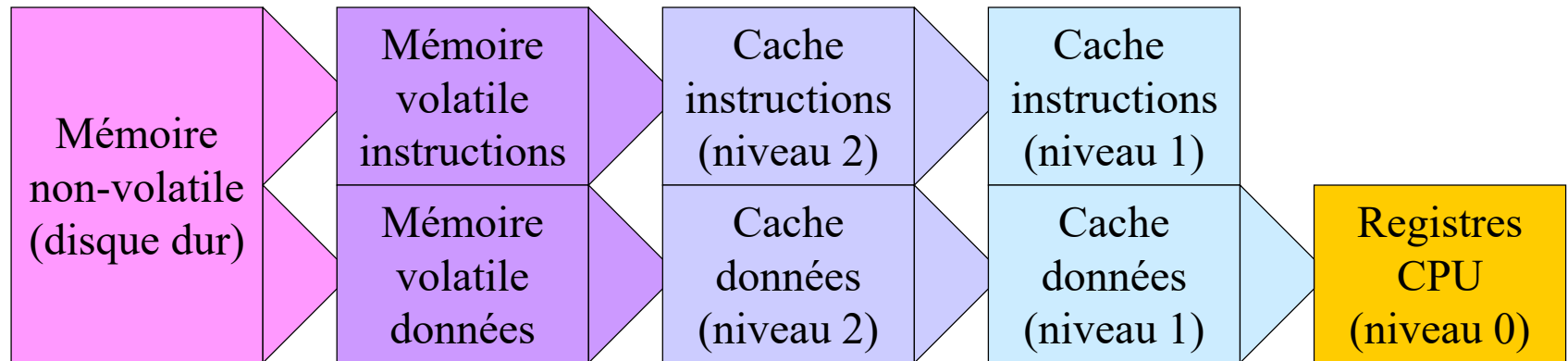


Hiérarchie des mémoires

▪ Architecture Von Neumann



▪ Architecture Harvard



▪ Architecture Harvard "réelle"

